本教程目的是指导用户如何全流程走一遍验证一下功能。

## 开箱

检查所有硬件及其配件是否齐全、完整无损,硬件包括:FPGA开发板(板载液晶屏)、AN5640 摄像头模组、USB Blaster下载器、USB供电线。



## 实物验证

如图所示,插上白色USB供电线、插上摄像头,摄像头的插针比开发板的接插件少一列,插的时候 左对齐插入即可,然后打开开关给板子上电,程序已经固化到开发板中,上电即自启动运行。



对着有多个运动目标的场景验证效果,需要注意的是开发板自身不能有任何晃动或移动。



# 软件安装

需要安装和破解Quartusii18.1软件,并一起安装配套的Modelsim软件,安装包下载和安装教程点 击此链接:Quartusii18.1安装包下载和安装破解教程 - 小马哥FPGA (fpgadz.com)

# 源码使用

### 上板子工程

1. 按照下图方式连接下载器,并给板子上电;



- 2. 解压"002\_实物工程源码"目录下的"013\_multi\_motion.zip"压缩包到一个全英文路径,注意一定要解压到全英文路径,简单的做法是直接解压到D盘;
- 3. 进入"013\_multi\_motion\par\"目录,双击打开dmk\_top.qpf文件即可打开工程;

📕 db	2025/1/1 12:49	文件夹	
📕 incremental_db	2024/10/4 17:01	文件夹	
📕 output_files	2024/10/4 17:01	文件夹	
📕 simulation	2024/10/2 23:41	文件夹	
dmk_an5640_tftlcd.sdc	2024/10/2 23:41	SDC 文件	7 KB
dmk_an5640_tftlcd.tcl	2024/10/2 23:41	Altium Script Do	6 KB
🕥 dmk_top.qpf	2024/10/2 23:41	QPF 文件	2 KB
dmk_top.qsf	2025/1/1 12:49	QSF 文件	32 KB
dmk_top.qws	2025/1/1 12:49	QWS 文件	1 KB
vip_rgb2gray_mult.inc	2024/10/2 23:41	Include File	2 KB

4. 打开工程后如下图所示,点击红框圈出的按钮可以打开下载界面;

File Edit View Project Assig	gnments Processii	ng Too	ls Wind	dow Help			Search altera.com	•
🗋 📾 🖶 🗇 🗊 💿 🕤 dmk_top	)• 🗹 🇳 🇳 🌑 🕨 🗲 🕯	£⊖ 04	. 🏼 🕷					
Project Navigator	Hierarchy	• • • • •	<b></b>	dmk_top	v	•		
Entity	r:Instance	^	1					0
Cvclone IV E: EP4CE10F17	C8		2	input	clk,			
dmk ton			3	input	rst_n,	11	/КЕҮ4(о) 即ОК按键作为复位	
Sdram Control 4Port:Sc	iram Control 4Pc	ort	5	input	uart_rxd.	1.	/uart 串行数据接收	
sld hub:auto hub			6	output	uart_txd,	- Ti	/uart 串行数据发送	
>=sld signaltap:auto signa	ltap 0		8	input	kev_left.	1.	/中值滤波算法开关,默认关闭,按一下开、按一下关	
Video Image Processor:	u Video Image P	roce	.9	input	key_right,		/直方图均衡算法开关,默认关闭,按一下开、按一下关	
**ast2native top:u ast2na	tive top 0		10	input	key_up, key_down.	1	/运动日标恒测昇法开大,默认天闭,按一下开、按一下大 /叠加椒盐噪声簋法开关,默认关闭,按一下关、按一下开	
>"cmos top:u cmos top (	)		12	//LCD ILI9488 Port	,			
"delay reset:u delay rese	et O		13	output	WR, RD			
**key pulse:u key pulse			15	output	CS,			
<		>	16 17	output	RS, BL cnt			
Fasks Co	mpilation		18	output [15:0]	data,			
Task		Time	19 20	output //LFD	RESET,			
✓► Compile Design			21	output [3:0]	led,			
>> Analysis & Synthesis			22	//GPIO	GPT01			
>> Fitter (Place & Route)			24	//CMOS Port	-			
>> Assembler (Generate	programming files	5)	25	inout	cmos_scl,	1	/cmos i2c clock /cmos i2c data	
>> Timing Analysis		,	27	input	cmos_vsync,	- 7	/cmos vsync	
>> EDA Netlist Writer			28	input	cmos_hret,	1	/cmos hsync refrence,data valid /cmos priel clock	
Edit Settings			30	output	cmos_xclk,	- 7	/cmos externl clock	
Program Device (Open	Programmer)		31	input [7:0]	cmos_db,	- 1	/cmos data /cmos reset	
	Filter>>	⇔Find.	« •Fin	d Next				>
Creates a new file							0% 00:0	0:00

5. 默认打开以后是如下界面,先删除默认的文件,也可能会报错,没关系点击OK即可,然后重新添加sof文件;

Programmer - D-Verweisopimygitzenk_dank_board/013_multi_motion/par/dmk_top - dimk_top.cdf)     - C X      File Edit View Processing Tools Window Help													
Ardware Setup USB-Blaster [USB-0]     Mode: JTAG     Progress     Enable real-time ISP to allow background programming when available										<ul> <li>Progress:</li> </ul>			
▶ <sup>®</sup> Start	File	Device	Checksum	Usercode	Program/ Configure	/erify	Blank- Check	Examine	Security Bit	Erase	ISP CLAMP		
Auto Dete	Factory default enh /jic/013_multi	EP4CE10 EPCS4	000CCFE6 02A8D252	000CCFE6									
× Delete													
° Add File. Change Fil I <sup>®</sup> Save File Add Devic I <sup>®</sup> Up	TDI TDI TDO EP4CE10												

#### 6. 点击Add File, 然后浏览到"013\_multi\_motion\par\output\_files\dmk\_top.sof", 然后点击"Start"下载;

Programmer - D:/develop/mygit/dmk_dmk_board/013_multi_motion/par/dmk_top - dmk_top.cdi}*          File Edit View Processing Tools Window Help       Sear												
A Hardware Setup USB-Blaster [USB-0] Mode: JTAG Progress: Fnable real-time ISP to allow background programming when available												
▶ Start	File	Device	Checksum	Usercode	Program/ Configure	/erify	Blank- Check	Examine	Security Bit	Erase	ISP CLAMP	
iii Stop Auto Dete	output_files/dmk_top.sof	EP4CE10F17	00405A15	00405A15								
× Delete												
Change Fil ₿Save Filŧ												
Add Devic 1 <sup>%</sup> Up	TDŒP4CE10F17											
1 <sup>th</sup> Down												

7. nop

#### 仿真工程

仿真工程使用说明请参看"003\_仿真的工程\001\_必看!!! 仿真工程使用说明"目录

文作	格		大小
	001_必看!!!仿真工程使用说明		-
	002_rgb_to_ycbcr模块仿真工程(彩色转灰度)		-
	003_多目标框选的仿真工程		-
	004_SDRAM控制器仿真工程(含SDRAM仿真模型)	≪ ⊻ @ I …	-
	005_VGA显示模块的仿真工程		-
	006_Modelsim添加子模块的信号进wave窗口观察波形.mp4		17.17MB