

功能说明

基于 FPGA 的数字密码锁

1. 使用矩阵键盘进行输入，输入的密码在数码管上显示；
2. 密码长度位 6 位，复位后初始密码位“666666”，开锁方式：xxxxxx#(x 代表密码数字)，密码设置方式：*yyyyyy*yyyyyy*(y 为旧密码，输入两次，正确/错误时用数码管提示)，然后输入#xxxxxx#xxxxxx#(x 为新密码，输入两次，正确/错误时用数码管提示)；
3. 密码正确则开锁，延时 5 秒后自动关闭，使用声音提示开锁成功，使用指示灯指示锁的开闭状态，按键输入间隔超过 5 秒认作超时；
4. 连续 3 次输错密码则锁死按键 10 秒钟，同时声光报警。

方案介绍

原理说明

矩阵键盘原理：

在矩阵键盘中，在每条水平线和垂直线交叉处不直接连通，而是通过一个按键加以连接。这样 4 行 4 列就可以构成 $4 \times 4 = 16$ 个按键，比直接将端口线用于键盘多出了一倍，而且线数越多，区别越明显，比如再多加一条线就可以构成 20 键的键盘，而直接用端口线则只能多出一键（9 键）。在需要的键数比较多时，采用矩阵键盘是合理的。

矩阵式结构的键盘显然比直接法要复杂一些，识别也要复杂一些，列线通过电阻接正电源，并将行线所接的 FPGA 的 I/O 口作为输出端，而列线所接的 I/O 口则作为输入端。这样，当按键没有按下时，所有的输入端都是高电平，代表无键按下。行线输出是低电平，一旦有键按下，则输入线就会被拉低，这样，通过读入输入线的状态就可得知是否有键按下了。矩阵键盘中按键的识别有行扫描和线翻转两种方法，其中行扫描法是一种最常用的按键识别方法，过程如下：

- (1) 逐行输出 0，检查列线是否非全高；
- (2) 如果某行输出 0 时，查到列线非全高，则该行有按键按下；
- (3) 根据输出 0 的行线和读入 0 的列线，即可判断按下按键的位置。

数码管原理：

数码管也称半导体数码管，它是将若干发光二极管按一定图形排列并封装在一起的一种数码显示器件。对共阴极数码管来说，其 8 个发光二极管的阴极在数码管内部全部连接在一起，所以称“共阴”，而阳极独立。对共阳极数码管来说，其 8 个发光二极管的阳极在数码管内部全部连接在一起，所以称“共阳”，而阴极独立。

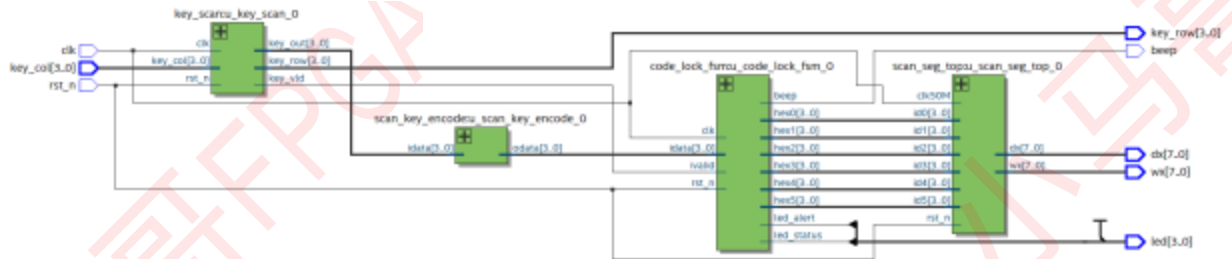
由于人眼的视觉暂留（人眼在观察景物时，光信号传递到大脑神经后，会有一段短暂的时间停留，即光的作用结束后，视觉形象并不立即消失，这种残留的视觉称“后像”，视觉的这一现象则被称为“视觉暂留”）及发光二极管的余辉效应（当停止向发光二极管供电时，发光二极管亮度仍能维持一段时间），每位数码管的点亮时间为 1~2ms 时，显示效果能满足使用需要。数码管的这种驱动方式称为数码管的动态驱动，实际上就是分时轮流控制不同数码管的显示。

蜂鸣器原理：

蜂鸣器按照驱动方式主要分为有源蜂鸣器和无源蜂鸣器，其主要区别为蜂鸣器内部是否含有震荡源。一般的有源蜂鸣器内部自带了震荡源，只要通电就会发声。而无源蜂鸣器由于不含内部震荡源，需要外接震荡信号才能发声。相较于有源蜂鸣器，无源蜂鸣器成本更低，且发声频率可控。而有源蜂鸣器控制相对简单，由于内部自带震荡源，只要加上合适的直流电压即可发声。

硬件系统框图

HDL 顶层模块框图



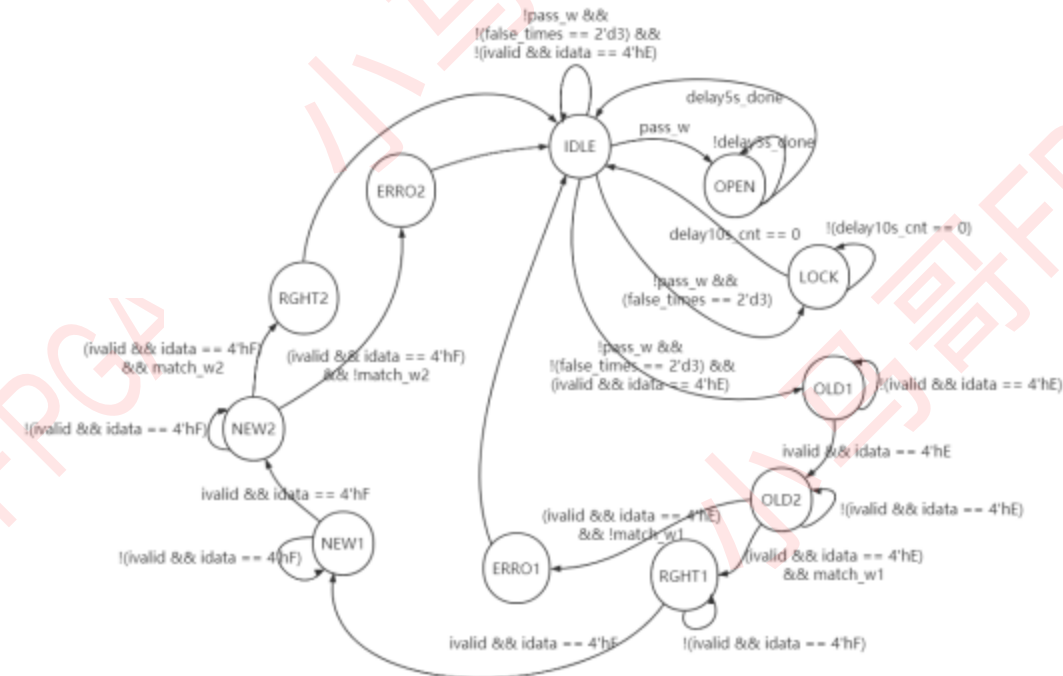
key_scan: 矩阵键盘逐行扫描模块

scan_key_encode: 矩阵键盘译码模块

scan_seg_top: 数码管驱动显示顶层模块

code_lock_fsm: 密码锁 FSM 实现模块

状态机转换图



IDLE: 正常无操作时的状态

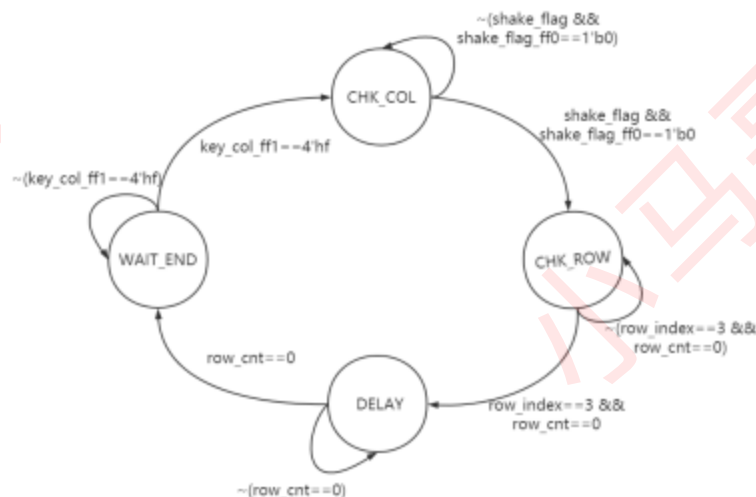
OPEN: 密码锁开启状态
LOCK: 密码锁死锁状态
OLD1: 第一次输入旧密码
OLD2: 第二次输入旧密码
RGHT1: 显示旧密码匹配正确状态
ERRO1: 显示旧密码匹配错误状态
NEW1: 第一次输入新密码
NEW2: 第二次输入新密码
RGHT2: 显示新密码匹配正确状态
ERRO2: 显示新密码匹配错误状态

详细设计

子模块 key_scan 设计

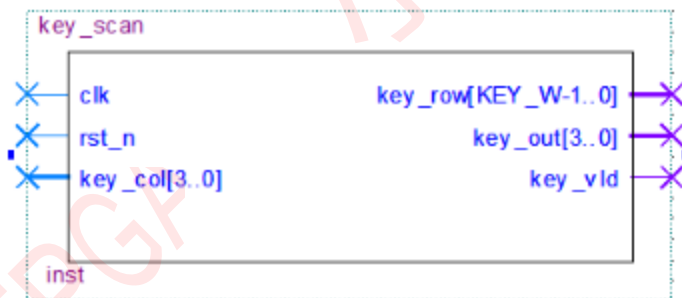
功能说明

通过行扫描法监测矩阵键盘，确认被按下的按键位置（第几行，第几列）。状态机说明：CHK_COL：检查列线是否有低电平，并且没有抖动，保持 20ms 以上；CHK_ROW：逐个将行线置低电平，检查列线是否有低电平；DELAY：由于输出行线，再得到列线，有一定延时；WAIT_END：等待结束，即列线全部为 1。



key_scan 模块状态机

模块符号及接口定义



key_scan 模块原理图

key_scan 模块接口定义

信号	类型	描述
clk	input	时钟信号，频率 50MHz
rst_n	input	复位信号，低电平有效
key_col[3:0]	input	矩阵键盘列信号，默认上拉高电平
key_row[KEY_W-1:0]	output	矩阵键盘行信号，默认输出低电平
key_out[3:0]	output	按键位置信号，默认输出 0，{行位置，列位置}
key_vld	output	按键有效信号，默认低电平

模块仿真



从仿真波形图中可以看出，按下的键为第 0 行第 1 列按键时，输出 key_vld 为高时 key_out 为 1，符合要求。

子模块 scan_key_encode 设计

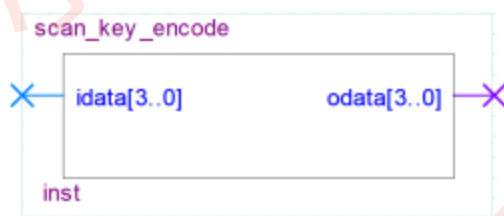
功能说明

将 key_scan 模块的输出 key_out 进行译码,输入总是自左上到右下 0-15 的编号,每个编号对应一个按键。

矩阵键盘编号按键映射表

编号	按键	编号	按键
0	1	8	3
1	4	9	6
2	7	A	9
3	E (*)	B	F (#)
4	2	C	A
5	5	D	B
6	8	E	C
7	0	F	D

模块符号及接口定义



scan_key_encode 模块原理图

scan_key_encode 模块接口定义

信号	类型	描述
idata[3:0]	input	矩阵键盘位置信号
odata[3:0]	output	矩阵键盘位置译码信号

模块仿真



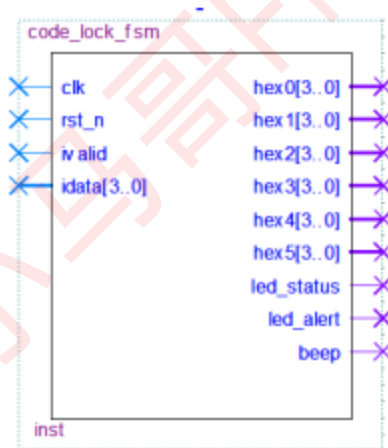
从仿真波形图中可以看出, 输入的 `idata` 和输出的 `odata` 对应关系与矩阵键盘编号按键映射表相一致, 符合要求。

子模块 `code_lock_fsm` 设计

功能说明

利用有限状态机 FSM 实现密码锁的功能, 包括开锁, 重设密码, 锁死报警等功能。

模块符号及接口定义



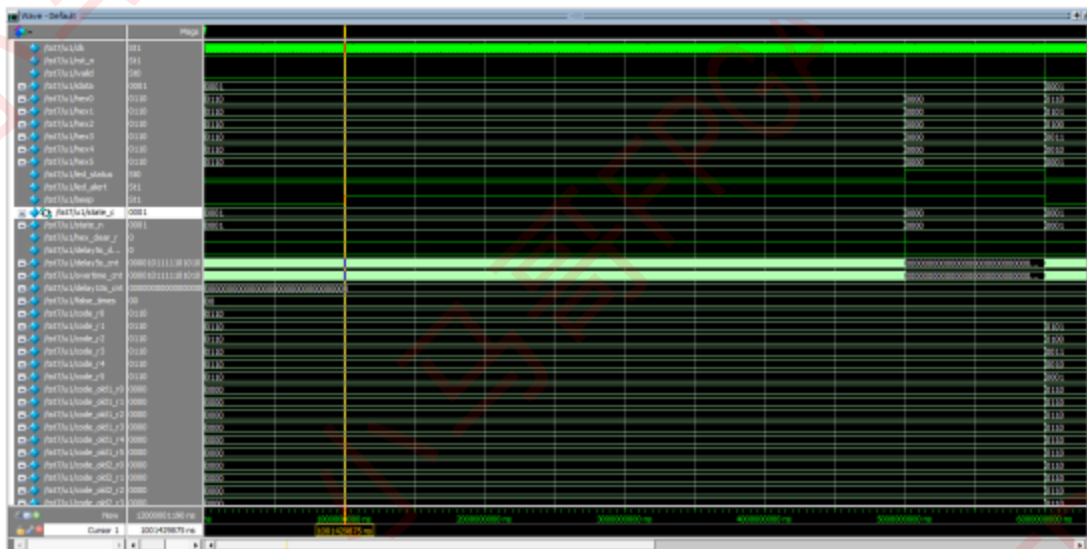
code_lock_fsm 模块原理图

code_lock_fsm 模块接口定义

信号	类型	描述
<code>clk</code>	input	时钟信号, 频率 50MHz
<code>rst_n</code>	input	复位信号, 低电平有效
<code>ivalid</code>	input	按键有效信号
<code>idata[3:0]</code>	input	矩阵键盘位置译码信号
<code>hex0[3:0]</code>	output	数码管显示数据

hex1[3:0]	output	数码管显示数据
hex2[3:0]	output	数码管显示数据
hex3[3:0]	output	数码管显示数据
hex4[3:0]	output	数码管显示数据
hex5[3:0]	output	数码管显示数据
led_status	output	密码锁开关状态指示 led
led_alert	output	声光报警 led
beep	output	声光报警蜂鸣器

模块仿真



从仿真波形图中可以看出，当输入为初始密码（666666）时开锁成功，功能符合要求。

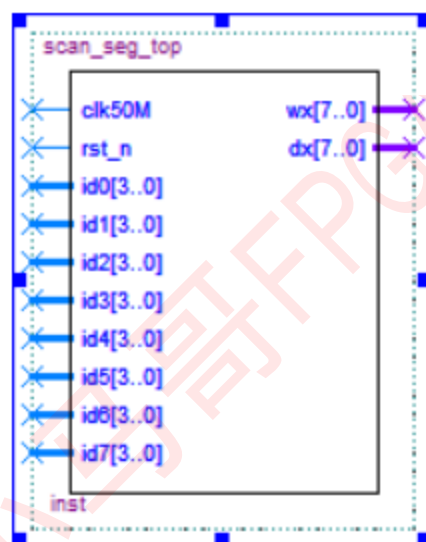
能符合要求。

子模块 scan_seg_top 设计

功能说明

实现输入数据的数码管驱动显示，由 HEX 模块、clk500Hz 模块和 display 模块组成。未用到 id6 和 id7。

模块符号及接口定义



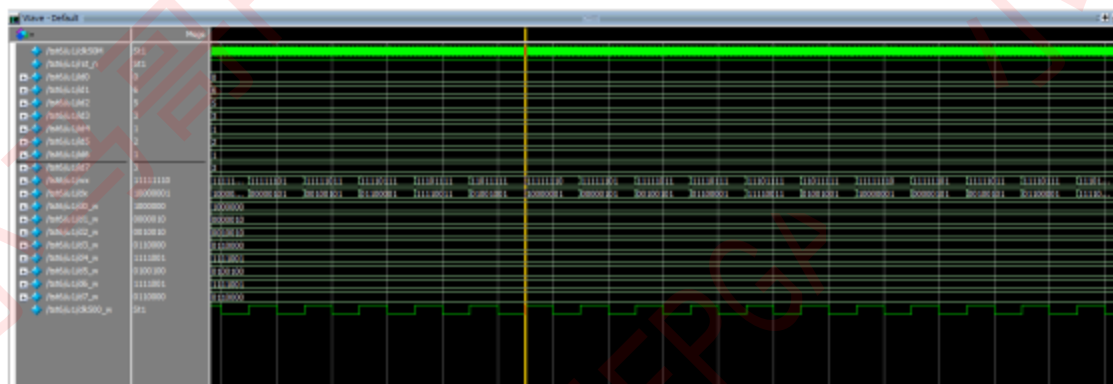
scan_seg_top 模块原理图

scan_seg_top 模块接口定义

信号	类型	描述
clk50M	input	时钟信号，频率 50MHz
rst_n	input	复位信号，低电平有效
id0[3:0]	input	输入数据
id1[3:0]	input	输入数据
id2[3:0]	input	输入数据
id3[3:0]	input	输入数据
id4[3:0]	input	输入数据

id5[3:0]	input	输入数据
id6[3:0]	input	输入数据
id7[3:0]	input	输入数据
wx[7:0]	output	数码管位选信号
dx[7:0]	output	数码管段选信号

模块仿真



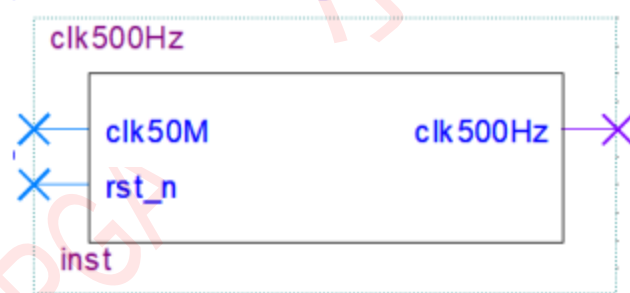
从仿真波形图中可以看出，段选信号 dx 循环输出 id0~id5 对应的数码管驱动信号，同时位选信号 wx 循环输出点亮对应的数码管，符合要求。

子模块 clk500Hz 设计

功能说明

利用 50MHz 的系统时钟生成 500Hz 的时钟信号。

模块符号及接口定义

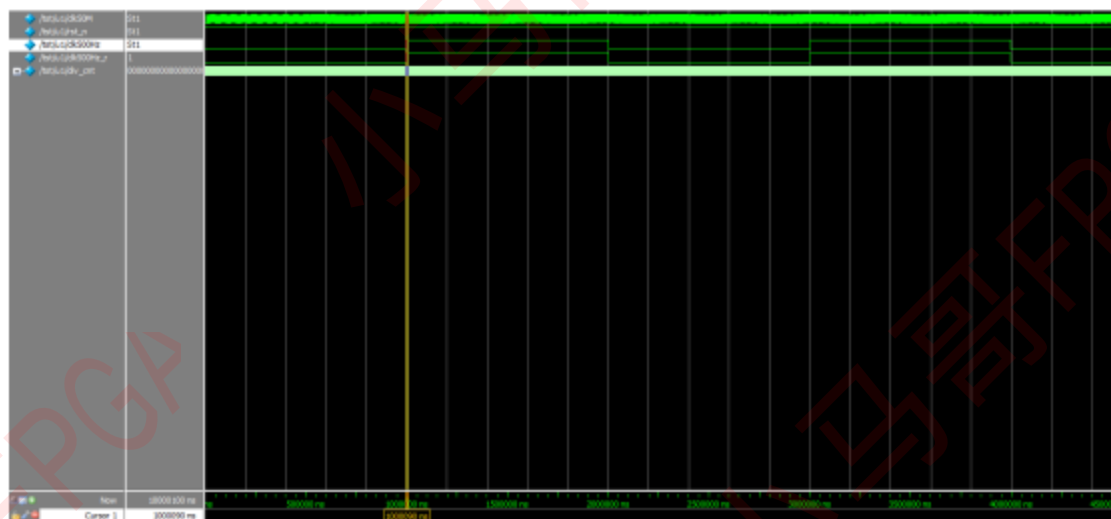


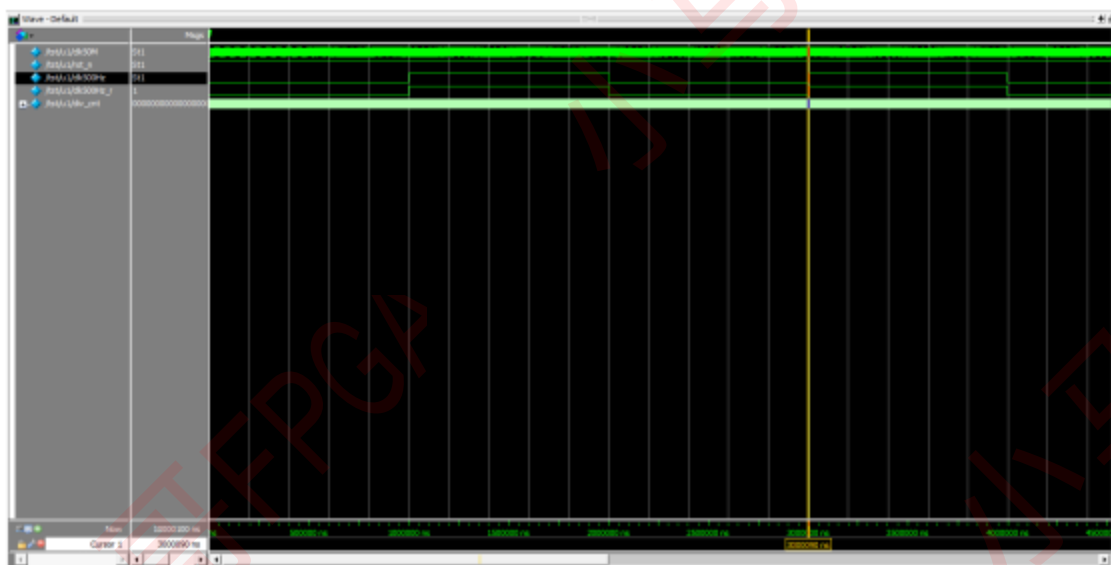
clk500Hz 模块原理图

clk500Hz 模块接口定义

信号	类型	描述
clk50M	input	时钟信号，频率 50MHz
rst_n	input	复位信号，低电平有效
clk500Hz	output	时钟信号，频率 500Hz

模块仿真





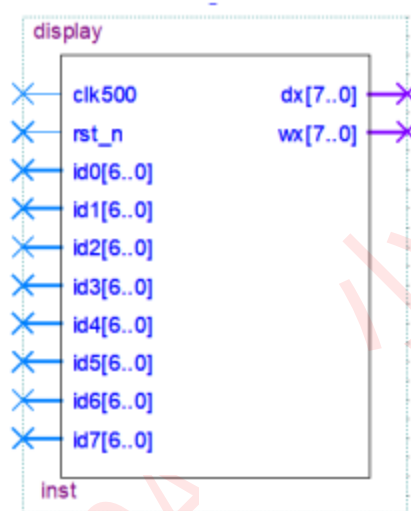
从仿真波形图中可以看出输出的 `clk500Hz` 信号一个时钟周期 $T=2000000\text{ns}$ ，频率为 500Hz，符合要求。

子模块 `display` 设计

功能说明

在 500Hz 时钟下, 分时轮流控制不同的 6 个数码管的显示。利用人眼的视觉残留, 达到“同时”显示 6 个数码管的效果。未用到 `id6` 和 `id7`。

模块符号及接口定义

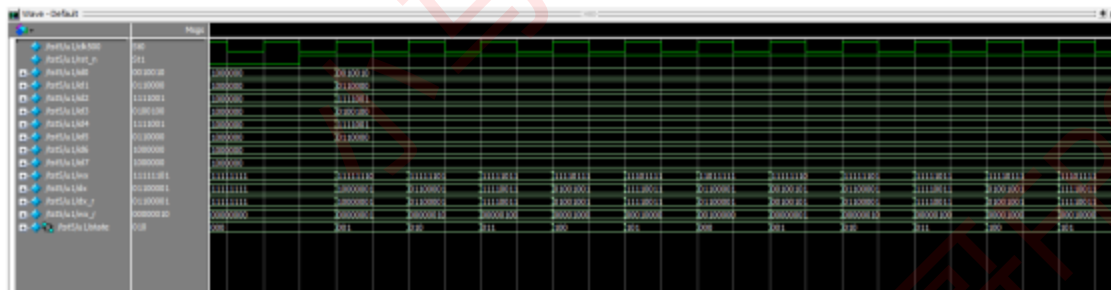


display 模块原理图

display 模块接口定义

信号	类型	描述
clk500	input	时钟信号，频率 500Hz
rst_n	input	复位信号，低电平有效
id0[6:0]	input	数码管 0 驱动信号
id1[6:0]	input	数码管 1 驱动信号
id2[6:0]	input	数码管 2 驱动信号
id3[6:0]	input	数码管 3 驱动信号
id4[6:0]	input	数码管 4 驱动信号
id5[6:0]	input	数码管 5 驱动信号
id6[6:0]	input	数码管 6 驱动信号
id7[6:0]	input	数码管 7 驱动信号
wx[7:0]	output	数码管位选信号
dx[7:0]	output	数码管段选信号

模块仿真



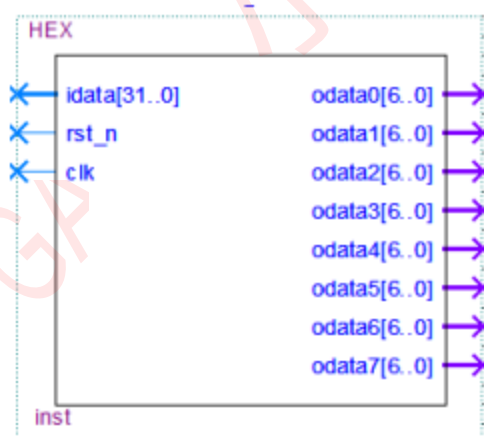
从仿真波形图中可以看出，段选信号 dx 循环输出 id0~id5，同时位选信号 wx 循环输出点亮对应的数码管，满足要求。

子模块 HEX 设计

功能说明

实现 8 个数码管驱动，根据输入数据产生相应的数码管驱动信号，显示数据。

模块符号及接口定义

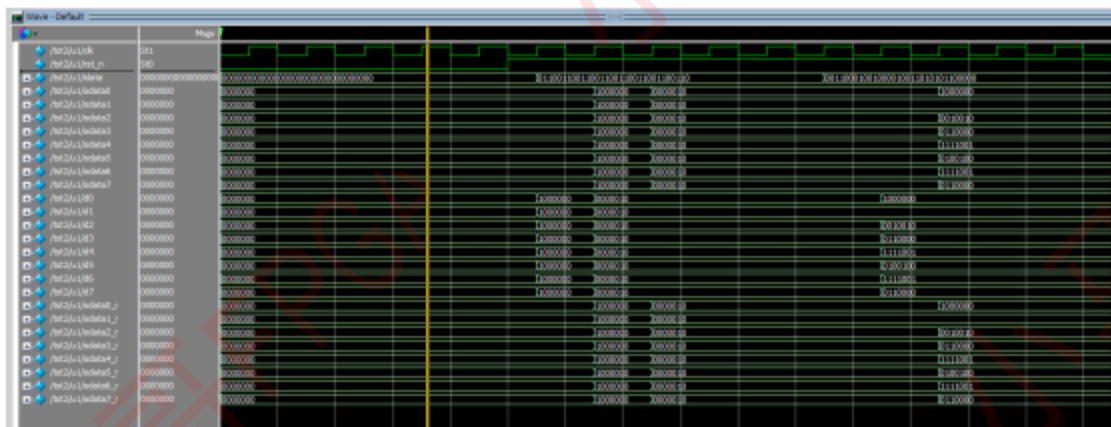


HEX 模块原理图

HEX 模块接口定义

信号	类型	描述
clk	input	时钟信号，频率 50MHz
rst_n	input	复位信号，低电平有效
idata[31:0]	input	输入数据
odata0[6:0]	output	输出数码管 0 驱动信号
odata1[6:0]	output	输出数码管 1 驱动信号
odata2[6:0]	output	输出数码管 2 驱动信号
odata3[6:0]	output	输出数码管 3 驱动信号
odata4[6:0]	output	输出数码管 4 驱动信号
odata5[6:0]	output	输出数码管 5 驱动信号
odata6[6:0]	output	输出数码管 6 驱动信号
odata7[6:0]	output	输出数码管 7 驱动信号

模块仿真



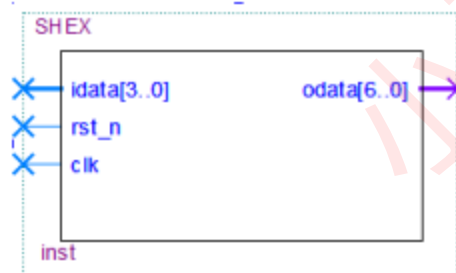
从仿真波形图中可以看出，当 $idata = \{4'h6, 4'h6, 4'h6, 4'h6, 4'h6, 4'h6, 4'h6, 4'h6\}$ 时，输出的 $odata7 \sim odata0$ 均驱动显示“6”，满足要求；当 $idata = \{4'h3, 4'h1, 4'h2, 4'h1, 4'h3, 4'h5, 4'h6, 4'h0\}$ 时，输出的 $odata7 \sim odata0$ 分别驱动显示“3”、“1”、“2”、“1”、“3”、“5”、“6”、“0”，满足要求。该模块时延为 2 个时钟周期。

子模块 SHEX 设计

功能说明

实现单个数码管驱动，根据输入的 0~F 产生相应的数码管驱动信号，控制显示 0~F。

模块符号及接口定义

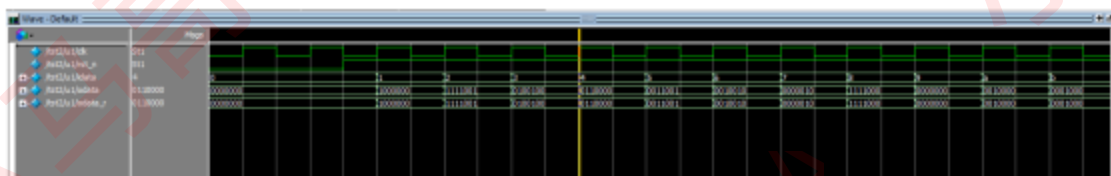


SHEX 模块原理图

SHEX 模块接口定义

信号	类型	描述
clk	input	时钟信号，频率 50MHz
rst_n	input	复位信号，低电平有效
idata[3:0]	input	输入数据
odata[6:0]	output	输出数码管驱动信号

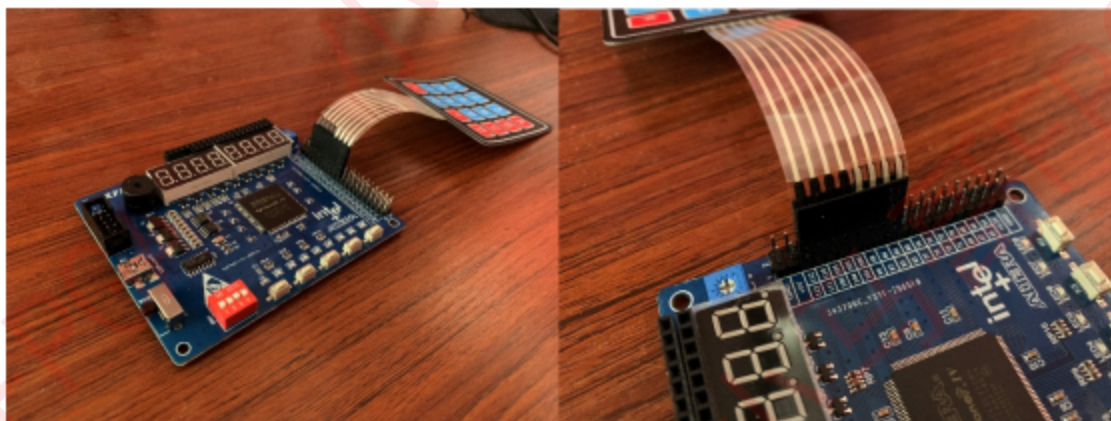
模块仿真



从仿真波形图中可以看出输出的 odata 满足要求，时延为 1 个时钟周期。

系统验证

系统外观图



使用方法和上板测试结果

详见 B 站链接

https://www.bilibili.com/video/BV1954y1t7eU?spm_id_from=333.337.search-card.all.click